

◇ 研究报告 ◇

氮化镓高电子迁移率晶体管兆声电源波形优化设计 ——栅源极桥臂串扰及漏源极振荡尖峰问题

刘建停 苏含玉 刘诗瑜 苏晨洋 赵夏冬 李喜峰[†]

(上海大学 新型显示技术及应用集成教育部重点实验室 上海 200072)

摘要: 针对氮化镓高电子迁移率晶体管 (GaN HMET) 在兆声清洗电源应用中由频率高导致的栅源极桥臂串扰及漏源极振荡尖峰问题, 首先对 GaN HEMT 产生桥臂串扰进行陈述, 基于辅助电容法结合理论计算抑制了桥臂串扰; 并对漏源极产生高频振荡和尖峰的问题进行了分析, 利用缓冲电路改善了此现象。协同解决栅源极桥臂串扰和漏源极振荡尖峰问题, 实验证明所设计的串扰抑制电路和缓冲电路可将栅源串扰电压从 +2.4 V 减小到 -1.6 V, 串扰的振荡时间从 234 ns 缩小到 50 ns, 漏源极电压尖峰从 142 V 降低到 90 V, 振荡时间从 310 ns 缩短到 124 ns, 电路开通损耗减小了 10.2%, 关断损耗减小了 10.4%, 关断延时减小了 14%, 显著改善了 GaN HEMT 的工作波形。

关键词: 兆声电源; GaN HEMT; 桥臂串扰; 尖峰振荡

中图分类号: TN86

文献标识码: A

文章编号: 1000-310X(2024)06-1389-08

DOI: 10.11684/j.issn.1000-310X.2024.06.023

Waveform optimization design of GaN high electron mobility transistors megasonic power supply—The crosstalk of gate-source bridge arm and drain-source oscillation peak

LIU Jianting SU Hanyu LIU Shiyu SU Chenyang ZHAO Xiadong LI Xifeng

(Key Laboratory of Advanced Display and System Applications Ministry of Education, Shanghai University, Shanghai 200072, China)

Abstract: In response to the problem of gate source bridge arm crosstalk and drain source oscillation peak caused by high frequency of GaN high electron mobility transistors (HMET) in megaacoustic cleaning power supply, the cross-talk of GaN HEMT is described first in this paper. Based on the auxiliary capacitance method combined with theoretical calculation, bridge arm crosstalk was suppressed. The problems of high-frequency oscillation and spikes generated were analyzed by the drain source electrode, and a buffer circuit was used to improve this phenomenon. Then the problem of crosstalk and drain-source oscillation peak was solved cooperatively. The experiment demonstrates that the designed crosstalk suppression circuit and buffer circuit can reduce the gate source crosstalk voltage from +2.4 V to -1.6 V, the crosstalk oscillation time is reduced from 234 ns to 50 ns, the drain source voltage peak is reduced from 142 V to 90 V, the oscillation time is shortened from 310 ns to 124 ns, the circuit opening loss is reduced by 10.2%, the turn off loss by 10.4%, and the turn off delay by 14%, which significantly improves the working waveform of GaN HEMT.

Keywords: Megasonic power; GaN HMET; Crosstalk; Spiking oscillation

2023-07-24 收稿; 2023-10-14 定稿

作者简介: 刘建停 (1999-), 男, 河南开封人, 硕士研究生, 研究方向: 超声焊接电源。

[†]通信作者 E-mail: lixifeng@shu.edu.cn

0 引言

随着半导体行业的迅速发展,芯片体积逐渐减小,超声清洗对于微米级别的待清洗颗粒已无能为力。而频率大于 800 kHz 的兆声清洗^[1]由于可去除纳米级颗粒,成为半导体清洗的最主要手段之一。兆声清洗系统的重要组成部分是兆声电源,但其性能主要受制于驱动功率管的稳定性,尽管宽禁带氮化镓(GaN)高电子迁移率晶体管(High electron mobility transistors, HEMT)器件比传统的硅晶体管栅源极电容小、开关速度快^[2-3],并已大幅度提升了兆声电源的稳定性,但仍存在桥臂串扰和漏源极电压振荡等问题,影响器件寿命和系统稳定性。GaN HEMT 器件可分为增强型 GaN HEMT 和级联型 GaN HEMT 两类。由于增强型 GaN HEMT 的有效栅极电压小于 10 V,其驱动电压通常小于 7 V,且其阈值电压通常小于 1.5 V^[4],在高频工作时极易因寄生参数产生振荡引起失效,可靠性低。而级联型 GaN HEMT 具有 ± 20 V 的有效栅极额定值,可以由 0~10 V 或 12 V 标准电压驱动,且阈值电压较增强型 GaN HEMT 高,在一定程度上减小了由高 dv/dt 和 di/dt 导致的误开通,但由于其特殊的级联结构产生了大量的寄生元件,且级联 GaN HEMT 栅极电荷和输出结电容比 Si MOSFET 低得多,容易出现误导通现象,导致高开关损耗、击穿甚至持续振荡^[5]。针对串扰问题,Lu 等^[6]通过构建高阻抗栅极环路来消除共源电感上的压降,降低了串扰但同时增加了驱动功率损耗。Liu 等^[7]设计了平行栅极驱动电路,该电路使用负压方式抑制串扰,同时在串扰结束后可以将功率管栅源极电压从负压钳位至 0 V,避免负向串扰造成的负向冲击的同时减小了开通损耗和时间。Liang 等^[8]使用两个双极结型晶体管和一个二极管结合负驱动电压,提供低阻抗路径来旁路栅极漏极电容的位移电流。针对振荡尖峰问题,陈哲等^[9]通过在回路加入铁氧体磁珠的方法减小振荡。Yang 等^[10]使用穷竭法获得电阻电容缓冲器(RC 缓冲器)设计的优化区域,可以完全抑制导通或关断振荡。尽管围绕 GaN HEMT 兆声电源的串扰和尖峰振荡问题已有研究,但同时解决串扰与尖峰振荡仍需进一步研究。因此本文在兆声电源的应用背景下针对级联型 GaN HEMT 采取负压与基于辅助电容抑制电路相结合的方法抑制桥臂

串扰,同时采用电阻-电容-二极管组成的电压关断型缓冲电路(RCD 缓冲电路)抑制尖峰振荡。

1 桥臂串扰及漏源电压尖峰振荡产生的分析

1.1 桥臂串扰产生的分析

兆声电源的主要工作回路是由以 GaN HEMT 为核心器件的驱动回路和功率回路两大部分组成。驱动回路包含隔离驱动器和栅极外围电路,功率回路包括半桥逆变电路和换能器负载等效电路。图 1 为半桥逆变电路原理图,其中 Q_H 和 Q_L 分别是高侧开关功率管和低侧开关功率管, R_{g_H} 和 R_{g_L} 分别是高侧开关的栅极驱动电阻和低侧开关的栅极驱动电阻, C_{gd_H} 和 C_{gd_L} 分别是高低侧开关的内部寄生栅漏极电容即米勒电容, C_{gs_H} 和 C_{gs_L} 分别是高低侧开关的内部寄生栅源极电容, C_{ds_H} 和 C_{ds_L} 分别是高低侧开关的内部寄生漏源极电容, L_{CS_H} 和 L_{CS_L} 是高低侧开关电路导线分布参数带来的共源电感, T 为输出变压器,换能器负载等效电路由 C_0 、 R_m 、 L_m 和 C_m 组成, C_H 和 C_L 为平衡电容, V_{DC} 为直流电源电压。功率回路中少量的耦合可能会在驱动回路中造成很大的干扰,功率回路和驱动回路之间有两种耦合方式。第一种是米勒电容(C_{gd})引起的电容耦合,第二个是由共源电感(L_{CS})引起的电感耦合,这两种耦合方式导致驱动电路受到影响产生桥臂串扰,下面对两种寄生参数造成串扰的机理进行分析。

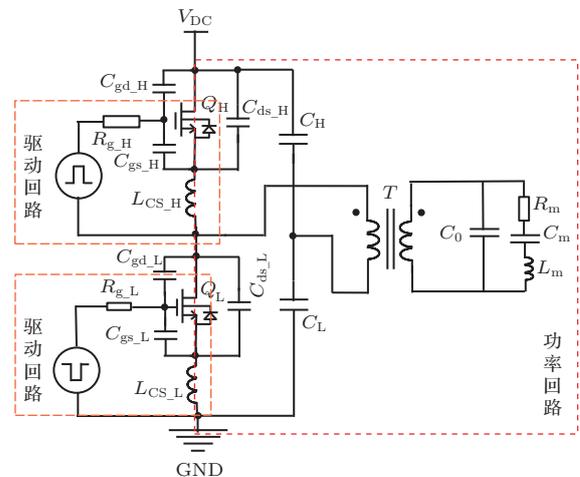


图 1 半桥逆变电路原理图

Fig. 1 Schematic diagram of half bridge inverter circuit

首先考虑米勒电容 C_{gd} 在串扰过程中的影响。图 2 给出了当 Q_H 开通、 Q_L 关断时半桥拓扑中串扰电压产生的示意图。在没有负压的情况下， Q_H 的驱动电压从零跳变到驱动电压时，高侧开关 Q_H 导通， Q_H 的漏源极电压 V_{ds_H} 迅速下降，此时低侧开关 Q_L 的驱动信号为零电平， Q_L 关断，其漏源极电压 V_{ds_L} 以 dv/dt 的斜率迅速上升^[11]，由于 V_{ds_L} 的 dv/dt 的变化使得功率回路与驱动回路通过 GaN HEMT 内部寄生米勒电容 C_{gd_L} 耦合，所产生的米勒电流流过栅极驱动回路给 GaN HEMT 内部寄生栅源极电容 C_{gs_L} 充电，拉高 Q_L 的栅源极电压，如果串扰时产生的 V_{gs_L} 高于 GaN HEMT 的阈值电压 $V_{GS(th)}$ ， Q_L 将误导通。

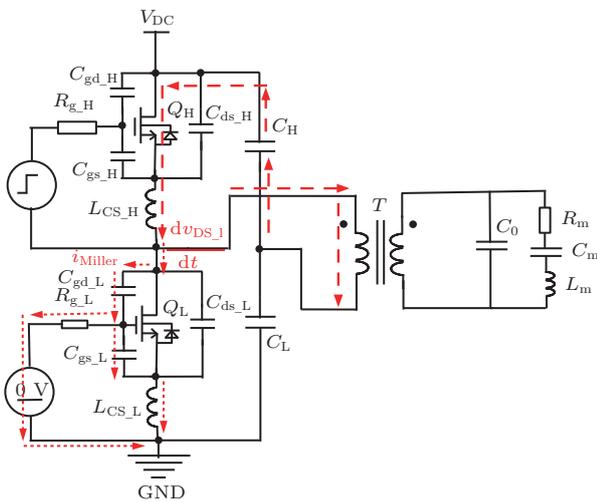


图 2 当 Q_H 开通、 Q_L 关断时， C_{gd} 引起误开通电路图
Fig. 2 Circuit diagram of incorrect opening caused by C_{gd} when Q_H is turned on and Q_L is turned off

然后考虑共源电感 L_{CS} 对于串扰电压的影响机理。共源电感 L_{CS} 同时存在于驱动回路和功率回路中，当功率回路通过 L_{CS} 与驱动回路耦合时，共源电感以拉低源极电压的方式影响着串扰电压。图 3 示意了当 Q_H 开通、 Q_L 关断时半桥拓扑中共源电感对串扰电压的影响。

在 Q_H 导通瞬间之前， Q_L 的共源电感 L_{CS_L} 的电压为上正下负，在 Q_H 导通瞬间， Q_L 瞬间关闭， Q_L 的反向恢复电流下降，因共源电感 L_{CS_L} 电流不能突变，共源电感 L_{CS_L} 进入续流状态电压发生换向，共源电感 L_{CS_L} 上产生一个下正上负电压拉低了源极电位，进一步增加了串扰电压。

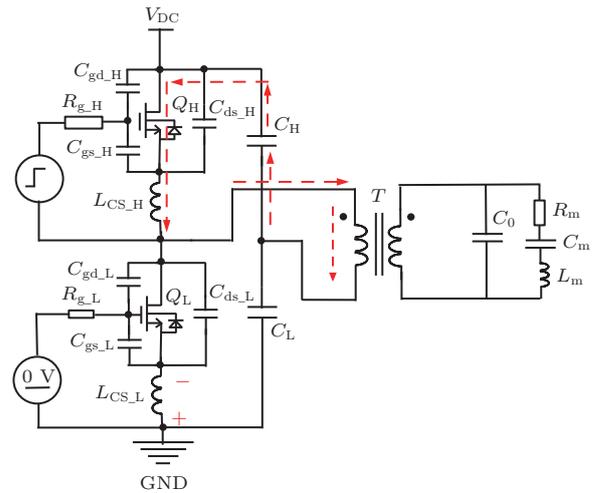


图 3 共源电感对串扰的影响电路图
Fig. 3 Circuit diagram of the influence of common mode inductance on crosstalk

1.2 漏源电压尖峰振荡产生的分析

当低侧开关管关断时，由于寄生电感的存在，流过其中的电流方向不会发生突变，一部分电流通过高侧开关管的二维电子沟道进行续流如图 4 的间断线所示，由于能量较小所以变压器向次级传递的能量很小，而低侧开关管中仍有漏电流存在，其通过图 4 中的虚线进行流动但漏极电流迅速变小，此时电流变化率 di/dt 很大，与回路中的寄生电感产生感应电压，该电压与母线电压叠加在一起形成电压尖峰。

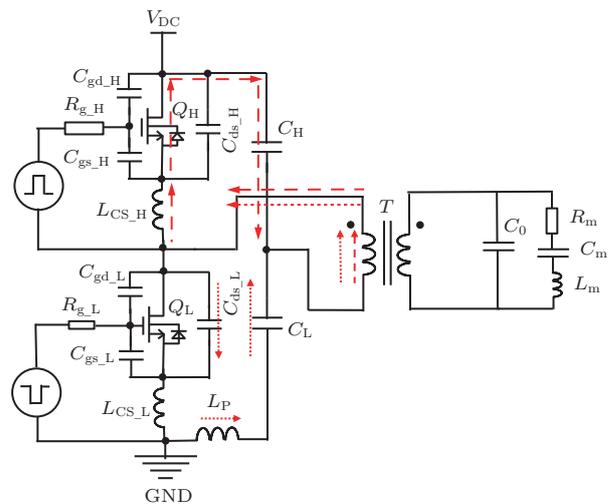


图 4 低侧开关关断时回流路径图
Fig. 4 Reflux path diagram when the low side switch is turned off

因此漏源极之间的电压尖峰是由功率管流过电流的能量储存在线路和电路板布线的寄生电感中与 GaN HEMT 的寄生电容共振所产生的,在快速开关条件下, GaN HEMT 在开关瞬变期间会在其互补的 GaN HEMT 上产生电压尖峰。而极间电容 C_{gd} (漏极与栅极间电容) 与回路中的电阻串联电感构成 RLC 谐振回路形成衰减振荡。

2 桥臂串扰及漏源电压尖峰振荡的抑制方法

2.1 基于辅助电容的串扰抑制电路设计

通过理论分析和实验可以总结出要减小串扰电压振荡幅度和时间,应当增大栅极驱动电阻 R_g , 增大栅源极电容 C_{gs} , 减小栅漏极电容 C_{gd} 。由于过大的栅极电阻会造成栅源极开通延时增加并且增加驱动功率损耗,而栅漏极电容寄生在功率管内部难以直接减小 C_{gd} 。在采用负压驱动的前提下,综合考虑选择通过外部电路改变栅源极电容 C_{gs} 的方式抑制串扰电压。本文所设计的无源串扰抑制电路如图 5(a) 中虚线所示,该串扰抑制电路由钳位晶体管 Q_{1_H} 、 Q_{1_L} , 辅助电容 C_{A_H} 、 C_{A_L} 和辅助电阻 R_{A_H} 、 R_{A_L} 组成。当驱动电压为低电平时, Q_1 和 R_{off} 进入工作状态,驱动电压通过 R_{off} 将驱动电压拉低至负电压,此时驱动电压为低电平,当正向串扰出现时,米勒电流流过驱动电阻 R_{on} 产生一定的电压降,为晶体管 Q_1 提供了开启电流,使晶体管 Q_1 导通,米勒电流流过晶体管 Q_1 和辅助电容 C_A 的辅助支路,由于 C_A 的存在降低了栅极驱动环路的阻抗^[12],使得大部分米勒电流流入辅助支路为 C_A 充电,减小了 GaN HEMT 内部栅源极电容的充电电流和所获得的电压,从而抑制了串扰。当串扰过程结束时,辅助电容器 C_A 上的电荷将被辅助电阻器 R_A 消耗。当驱动电压为高电平时晶体管 Q_1 截止辅助电路不工作,不影响桥臂电路的正常运行。这种串扰抑制电路不需要外部控制信号和额外的负电源,降低了驱动电路控制策略的复杂性。

设米勒电流经过 C_{gs} 分流后都流入辅助支路,根据图 5(b) 等效电路由基尔霍夫电压定律和基尔霍夫电流定律可以得到:

$$C_{gd} \frac{dV_{DS}}{dt} = C_{gs} \frac{dV_{GS}}{dt} + C_A \frac{dV_{C_A}}{dt}, \quad (1)$$

$$u_{GS} = u_{C_A} - L_{CS} \cdot C_{gs} \frac{d^2 V_{GS}}{dt^2}. \quad (2)$$

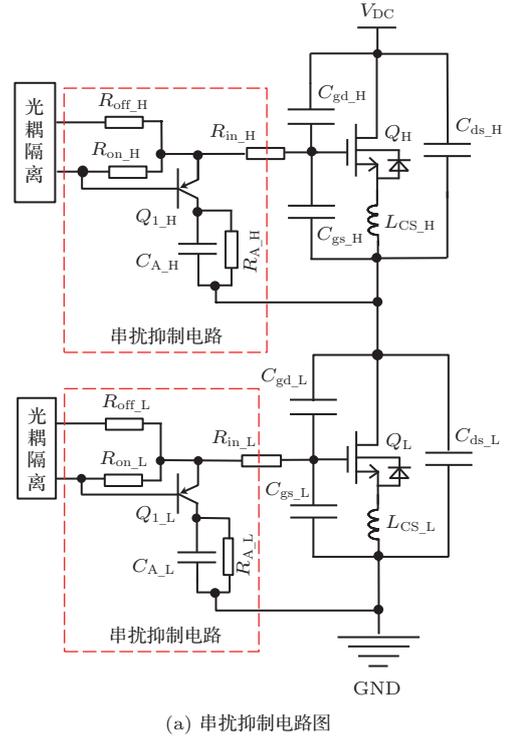


图 5 串扰抑制方案电路图

Fig. 5 Circuit diagram of crosstalk suppression scheme

通过式 (8) 和式 (9) 可以得到三次非齐次微分方程:

$$\frac{C_A \cdot L_{SC} \cdot C_{gs}}{C_{gd}} \frac{d^3 V_{GS}}{dt^3} + \frac{C_{gs} + C_A}{C_{gd}} \frac{dV_{GS}}{dt} = \frac{dV_{DS}}{dt}. \quad (3)$$

解该微分方程可以得到 V_{GS} 在辅助电路下的表达式:

$$V_{GS} = B_1 - B_1 \cos \omega t - \frac{C_{gd} \sqrt{C_A L_{SC} C_{gs}}}{\sqrt{(C_{gs} + C_A)^3}} \cdot \frac{dV_{DS}}{dt} \sin \omega t + \frac{C_{gd}}{C_{gs} + C_A} \cdot \frac{dV_{DS}}{dt}, \quad (4)$$

其中,

$$\omega = \sqrt{\frac{C_{gs} + C_A}{C_A L_{SC} C_{gs}}}, \quad B_1 = \frac{C_A L_{SC} C_{gs}}{C_{gs} + C_A}.$$

由此得到 V_{GS} 最大值的表达式为

$$V_{GS_max} = B_1 + \sqrt{\left(\frac{C_A L_{SC} C_{gs}}{C_{gs} + C_A}\right)^2 + \left(\frac{C_{gd} \sqrt{C_A L_{SC} C_{gs}}}{\sqrt{(C_{gs} + C_A)^3}} \cdot k\right)^2} + \left|\frac{C_{gd}}{C_{gs} + C_A} \cdot k\right| < V_{th}, \quad (5)$$

式 (5) 中, k 为 V_{DS} 的电压变化率, 取实验中的最大值为 7 V/ns 。公式中涉及的具体参数 (依据寄生和电路实测) 取值如表 1 所示, 通过计算得到当 C_A 最小为 100 nF 时, 串扰电压最大值小于阈值导通电压。

表 1 各参数取值
Table 1 Parameter values

参数	V_{DC}	C_{gs}	C_{gd}	L_{SC}	dV_{DS}/dt	R_{off}	R_{on}
取值	60 V	496 pF	4 pF	40 nH	7 V/ns	15 Ω	10 Ω

2.2 缓冲电路的设计

为了改善 GaN HEMT 漏源极电压波形中出现的尖峰振荡问题, 优化关断特性延缓关断过程中漏极电流电压变化速度并限制其幅值, 设计了 RCD 充放电缓冲电路, 其基本原理图如图 6(a) 所示, RCD 缓冲电路工作时的等效电路如图 6(b) 所示。

进一步细化图 6 电路中的寄生电感分布, 其等效电路如图 7 所示。

当低侧开关管 Q_L 关断时, 开关管等效电阻开始增大, 流过开关管的电流开始下降, 电流逐渐从开关管转移到缓冲电容中, 缓冲电容开始充电。缓冲电容的计算表达式为^[13]

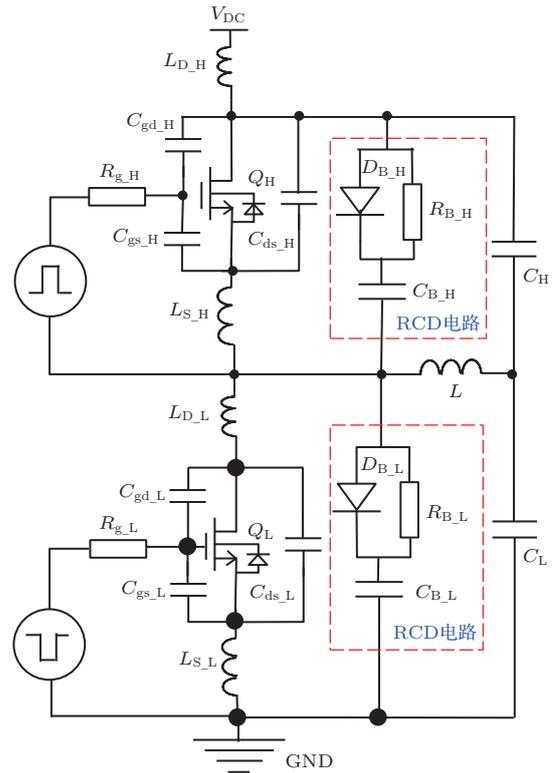
$$C_B = I^2 \frac{L_1 + L_2 + L_3}{(U_{DS} - U_{DC})^2}, \quad (6)$$

式 (6) 中, I 为负载电流值, 利用图 7 寄生电感分布的等效电路结合 PCB 布线, 利用式 (7)^[13] 求出各寄生电感的具体数值, 结果统计在表 2 中。

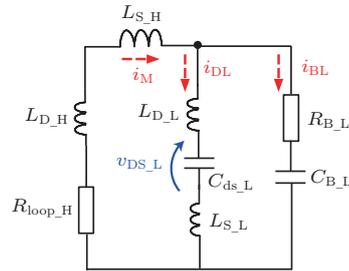
$$L = 2l \left(\ln \frac{2l}{d} - \frac{3}{4} \right) \cdot 10^{-7} \text{ H}. \quad (7)$$

表 2 寄生电感的计算值
Table 2 Calculated values of parasitic inductance

寄生电感	L_1	L_2	L_3	L_{D_H}	L_{S_H}	L_{D_L}	L_{S_L}
取值/nH	22.16	0.381	3.77	1.034	29.18	1.588	3.208



(a) RCD缓冲电路原理图



(b) RCD缓冲电路工作等效电路图

图 6 缓冲电路方案

Fig. 6 Buffer circuit scheme

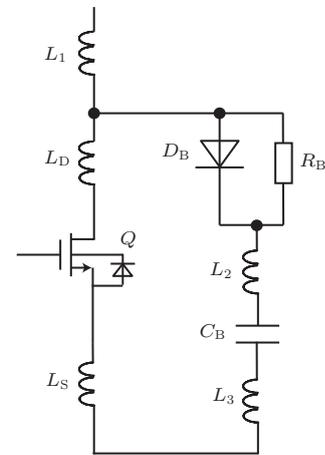


图 7 寄生电感分布图

Fig. 7 Distribution of parasitic inductance

因此缓冲电阻的阻值 R_B [13] 为

$$R_B \leq \frac{1}{2.3 \times C_B \times f_s}, \quad (8)$$

式(8)中, f_s 为开关频率。

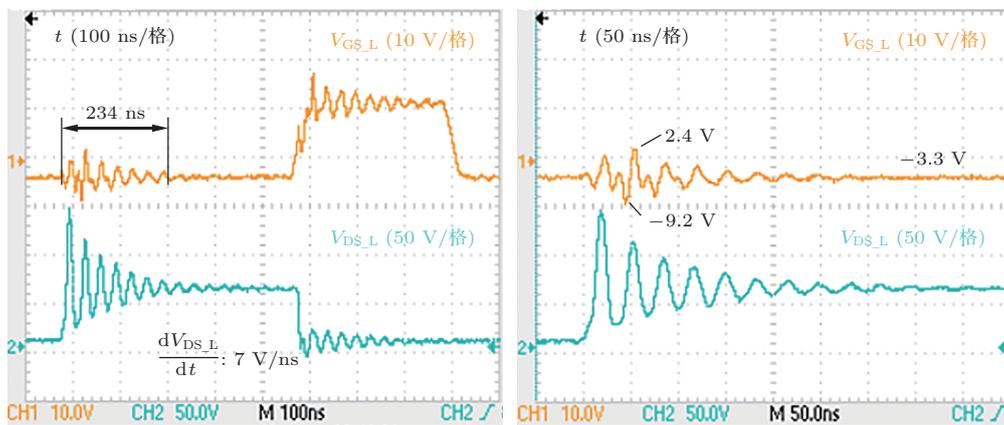
3 实验验证

3.1 栅源极串扰抑制测试

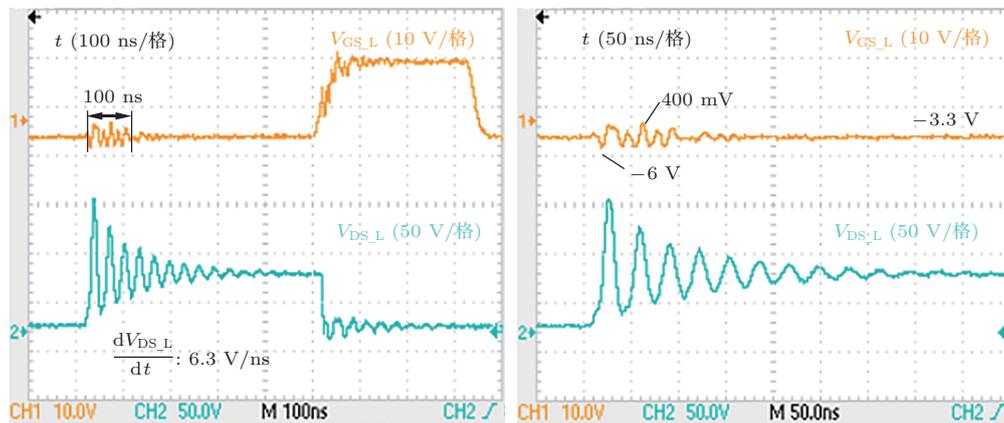
将设计的串扰抑制电路接入驱动电路中进行实验,图8(a)为未加入串扰抑制电路时低侧开关的栅源极和漏源极波形,在低侧开关关断时,在其栅源极电压产生了串扰,正串扰电压值为2.4 V,超过

阈值电压1.8 V,负串扰电压值为8.3 V,振荡时间为234 ns, dv/dt 为7 V/ns。

图8(b)为根据理论计算出的辅助电容为220 nF的实验测试图。共源电感的存在使米勒电流在经过驱动回路进行回流时与内部寄生电容发生谐振产生了串扰振荡,可以看出振荡时间明显缩短,减小了低侧开关关断 dV_{DS}/dt , V_{DS_L} 的上升沿变缓,测得此时正串扰电压为400 mV,负串扰电压为-6 V, V_{DS} 上升沿速度减小为6.3 V/ns。通过实验证明,采用的串扰抑制电路可以抑制正串扰电压。



(a) 低侧开关关断时未加入串扰抑制电路的波形



(b) 电容为220 nF时低侧开关关断时产生的串扰波形

图8 串扰抑制电路效果对比图

Fig. 8 Effect comparison diagram of crosstalk suppression circuit

3.2 漏源极电压尖峰振荡测试

通过计算可以得出缓冲电容为391.3 pF,缓冲电阻取值15 Ω ,在应用RCD缓冲电路时,二极管选择快恢复二极管,本设计中选取的二极管型号为FR157,其额定电流为1.5 A,大于主电路器件电流

的1/10,通过实验调整缓冲电容的大小。实验测得在半桥逆变电路中,母线电压60 V,开关管的开关频率为1.05 MHz,在未接入RCD缓冲电路时测得开关管的电压波形 V_{DS} 如图9(a)所示,其振荡尖峰电压为142 V,振荡持续时间约为310 ns。

缓冲电阻取值为 $15\ \Omega$ ，实验测得在不同的缓冲电容下 V_{DS} 的电压波形变化，各参数变化如表 3 所示，由于加入 RCD 充放电缓冲电路，漏源电压的振荡时间以及幅度有明显的减小，随着缓冲电容的增加尖峰及振荡减少，实验发现继续增大缓冲电容会造成过大的功率损耗且抑制程度减弱，最终选取缓冲电容为 $680\ \text{pF}$ ， V_{DS} 的电压波形变化如图 9(b) 所示，此时功率损耗为 $321.3\ \text{mW}$ ，从实验结果上来看，RCD 缓冲电路对减小尖峰和振荡具

有非常显著的效果。

表 3 缓冲电容取值变化
Table 3 Changes in buffer capacitor values

电容取值/pF	振荡尖峰电压值/V	振荡时间/ns	缓冲电路功率损耗/mW
0	142	310	0
390	130	264	100.33
470	126	240	107.5
570	122	150	115
680	90	150	321.3

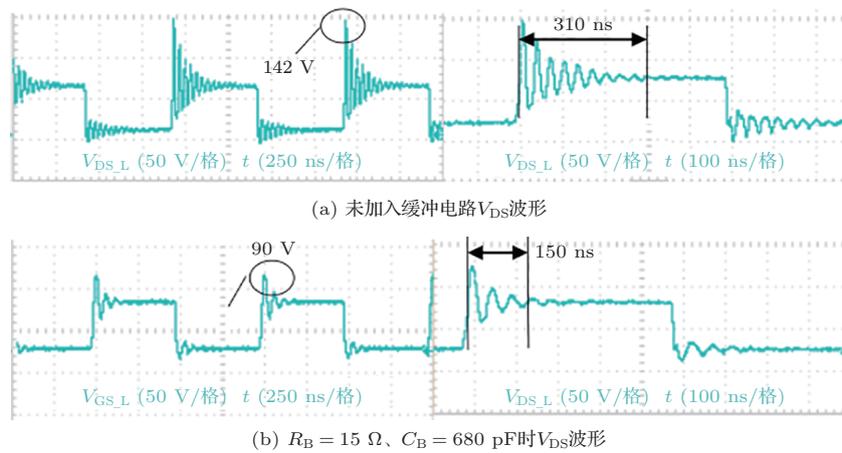


图 9 缓冲电路效果对比图

Fig. 9 Effect comparison diagram of Buffer circuit

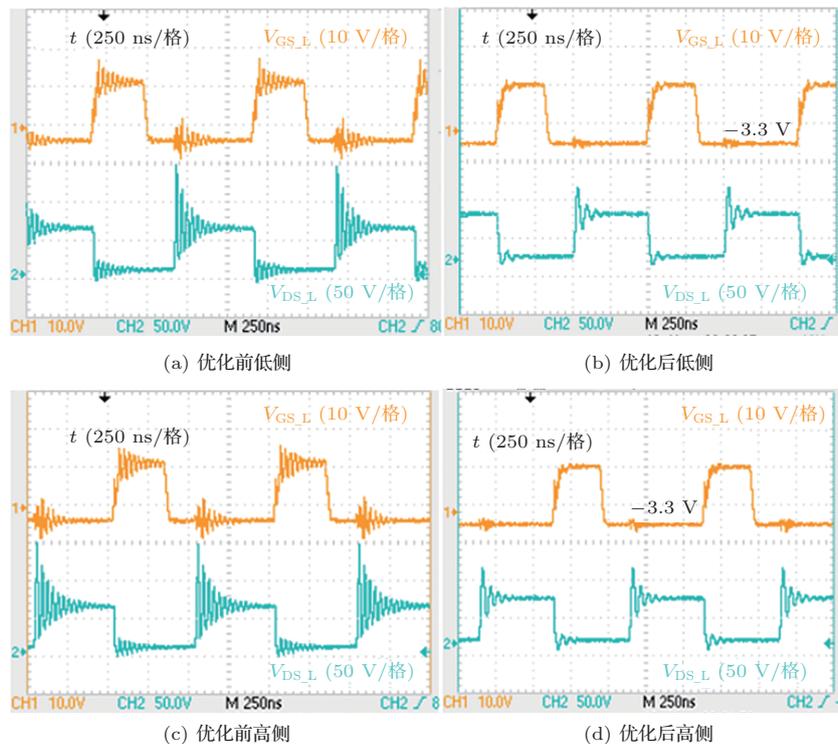


图 10 优化前后 GaN HEMT 工作对比波形图

Fig. 10 Comparison waveform of GaN HEMT operation before and after optimization

3.3 GaN HEMT工作波形整体测试

栅极驱动正电压为+12 V, 负电压为-3.3 V, 图10比较了优化前后GaN HEMT的工作波形, 实验得到栅源极串扰电压范围从(+2.4 V, -8.3 V)降低至(-1.6 V, -4.4 V), 振荡时间从234 ns减小到50 ns; 漏源极尖峰从142 V减小到90 V, 振荡时间减小到124 ns。图11比较了改进前后的开关管的开通延时、关断延时及开关损耗, 与未改进前相比, 改进后的电路开通损耗减小了约10.2%, 关断损耗减小了约10.4%, 开通延时增加了2.9%, 关断延时减小了14%。实验结果证明, 通过本设计进行优化后较好地改善了功率管的工作波形。

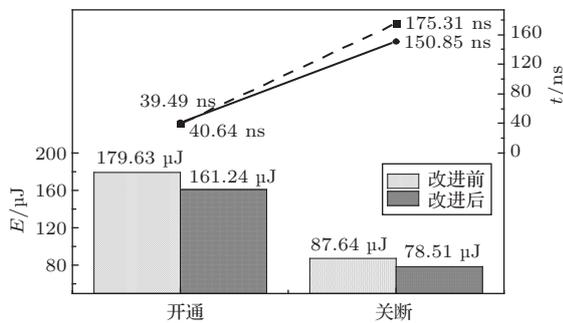


图11 改进前后损耗与开通关断延时对比图

Fig. 11 Comparison of loss and opening/closing delay before and after improvement

4 结论

文章研究了GaN HEMT在兆声电源应用中出现的栅源极桥臂串扰和漏源极尖峰振荡两大问题。针对两大问题, 分别设计了基于辅助电容法的串扰抑制电路和缓冲电路, 在实际电路中分别进行了串扰抑制电路和缓冲电路的有效性测试, 并将两者结合进行了综合测试。结果表明, 通过采用串扰抑制电路和缓冲电路, 可以较好地改善功率管的工作波形, 未优化前栅源极串扰电压范围为(+2.4 V, -8.3 V), 优化后串扰电压范围为(-1.6 V, -4.4 V), 串扰振荡时间由234 ns减小到50 ns, 漏源极振荡尖峰由142 V减小为90 V, 振荡时间由310 ns减小到124 ns, 与未改进前相比开通损耗减小了约10.2%, 关断损耗减小了约10.4%, 关断延时减小了14%。这进一步证实了辅助电容法和缓冲电路对抑制栅源极桥臂串扰和漏源极尖峰振荡有显著的效果。

参考文献

[1] Nagarajan R, Awad S, Gopi K R. Megasonic cleaning[M] //Kohli R, Mittal K L. Developments in surface contam-

ination and cleaning. Oxford: William Andrew Publishing, 2011: 31-62.

[2] Mishra U K, Parikh P, Wu Y F. AlGaIn/GaN HEMTs-An overview of device operation and applications[J]. Proceedings of the IEEE, 2002, 90(6): 1022-1031.

[3] Lidow A, de Rooij M, Strydom J, et al. GaN transistors for efficient power conversion[M]. West Sussex: John Wiley & Sons, 2019.

[4] Jones E A, Wang F, Ozpineci B. Application-based review of GaN HFETs[C]. Proceedings of the 2014 IEEE Workshop on Wide Bandgap Power Devices and Applications, F 13-15 Oct. 2014, 2014.

[5] Huang X, Liu Z, Li Q, et al. Evaluation and application of 600 V GaN HEMT in cascode structure[J]. IEEE Transactions on Power Electronics, 2014, 29(5): 2453-2461.

[6] Lu Z, Li C, Wu H, et al. Design of active SiC MOSFET gate driver for crosstalk suppression considering impedance coordination between gate loop and power loop[C]. Proceedings of the 2019 IEEE Applied Power Electronics Conference and Exposition (APEC), F17-21 March 2019, 2019.

[7] Liu C, Zhang Z, Liu Y, et al. Smart self-driving multilevel gate driver for fast switching and crosstalk suppression of SiC MOSFETs[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2020, 8(1): 442-453.

[8] Liang M, Chen J, Bai J, et al. A new gate driver for suppressing crosstalk of SiC MOSFET[J]. Electronics, 2022, 11(20): 3268.

[9] 陈哲, 崔龙然, 刘春强, 等. 抑制 GaN 变换器振铃的高频驱动电路设计[J]. 电力电子技术, 2019, 53(6): 125-127, 133.

Chen Zhe, Cui Longran, Liu Chunqiang, et al. Research on the voltage oscillation suppression design of high frequency drive circuit of GaN power converter[J]. Power Electronics, 2019, 53(6): 125-127, 133.

[10] Yang X, Xu M, Li Q, et al. Analytical method for RC snubber optimization design to eliminate switching oscillations of SiC MOSFET[J]. IEEE Transactions on Power Electronics, 2022, 37(4): 4672-4684.

[11] 李小强, 林铭恩, 王文杰, 等. 抑制 SiC MOSFET 桥臂串扰与栅源电压振荡的推挽式电容辅助电路分析及参数设计方法[J]. 高电压技术, 2023, 49(1): 226-237.

Li Xiaoqiang, Lin Ming'en, Wang Wenjie, et al. Analysis and parameters design method of push-pull capacitor auxiliary circuit to suppress SiC MOSFET bridge-leg crosstalk and gate-source voltage oscillation[J]. High Voltage Engineering 2023, 49(1): 226-237.

[12] 岳改丽, 向付伟, 李忠. Cascode GaN 高电子迁移率晶体管高频驱动电路及损耗分析[J]. 电工技术学报, 2021, 36(20): 4194-4203.

Yue Gaili, Xiang Fuwei, Li Zhong. High-frequency drive circuit and its loss analysis of Cascode GaN high electron mobility transistor[J]. Transactions of China Electrotechnical Society, 2021, 36(20): 4194-4203.

[13] 刘凤君. 现代逆变技术及应用[M]. 北京: 电子工业出版社, 2004.